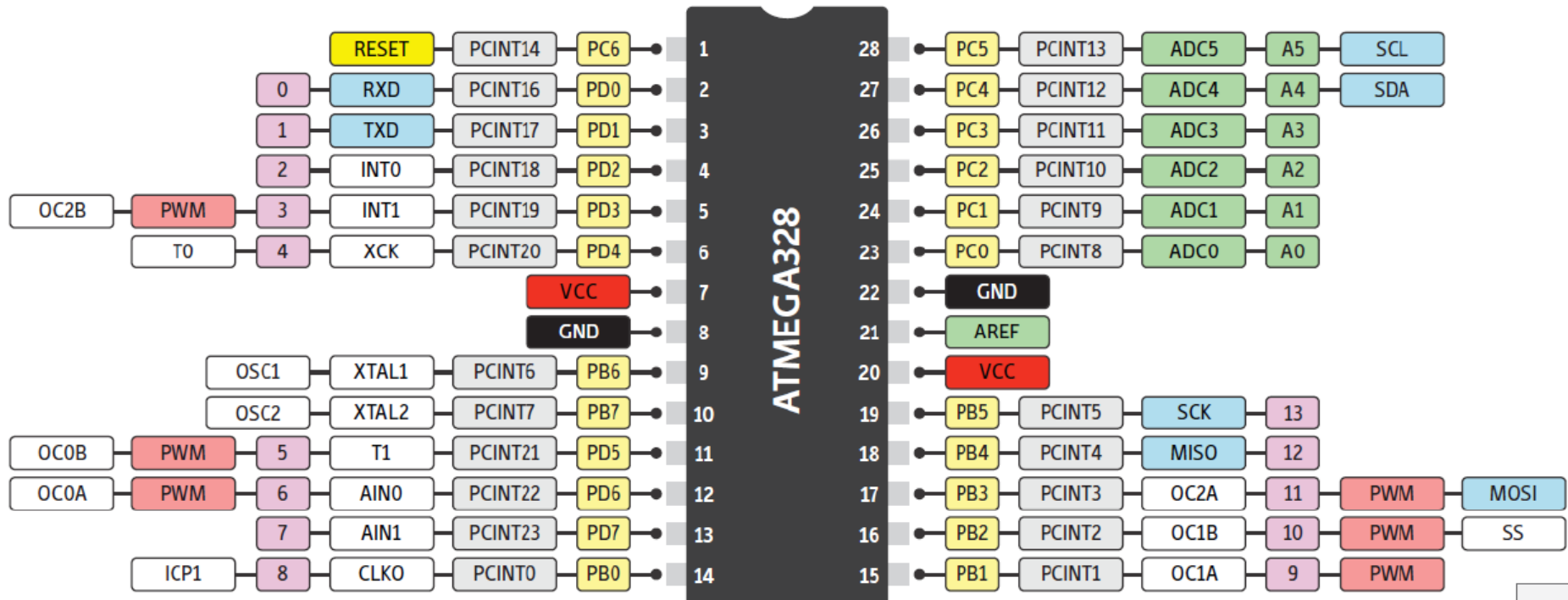


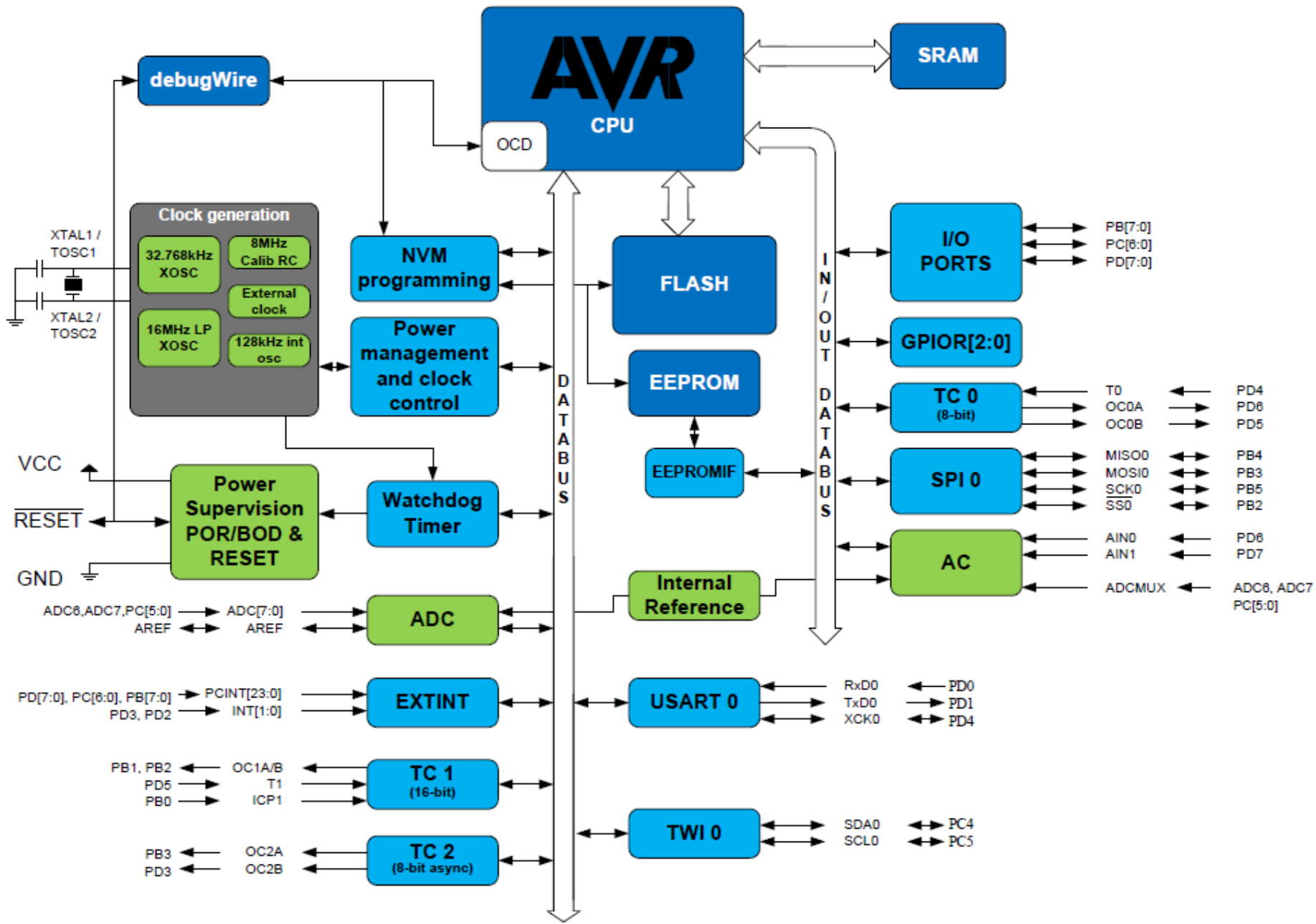
# PRIMENA MIKROKONTROLERA

prof. dr Zoran Milivojević  
dr Nataša Nešić

# Mikrokontroler ATmega328P



Slika 1. PINOUT dijagram mikrokontrolera ATmega328P.



# Timer/Counter

- ATmega328 ima:
  - dva 8-bit T/C
  - jedan 16-bit T/C
- sa posebnim preskalerima
- Oznake
  - TC0 - 8-bit T/C
  - TC1 - 16-bit T/C
  - TC2 - 8-bit T/C

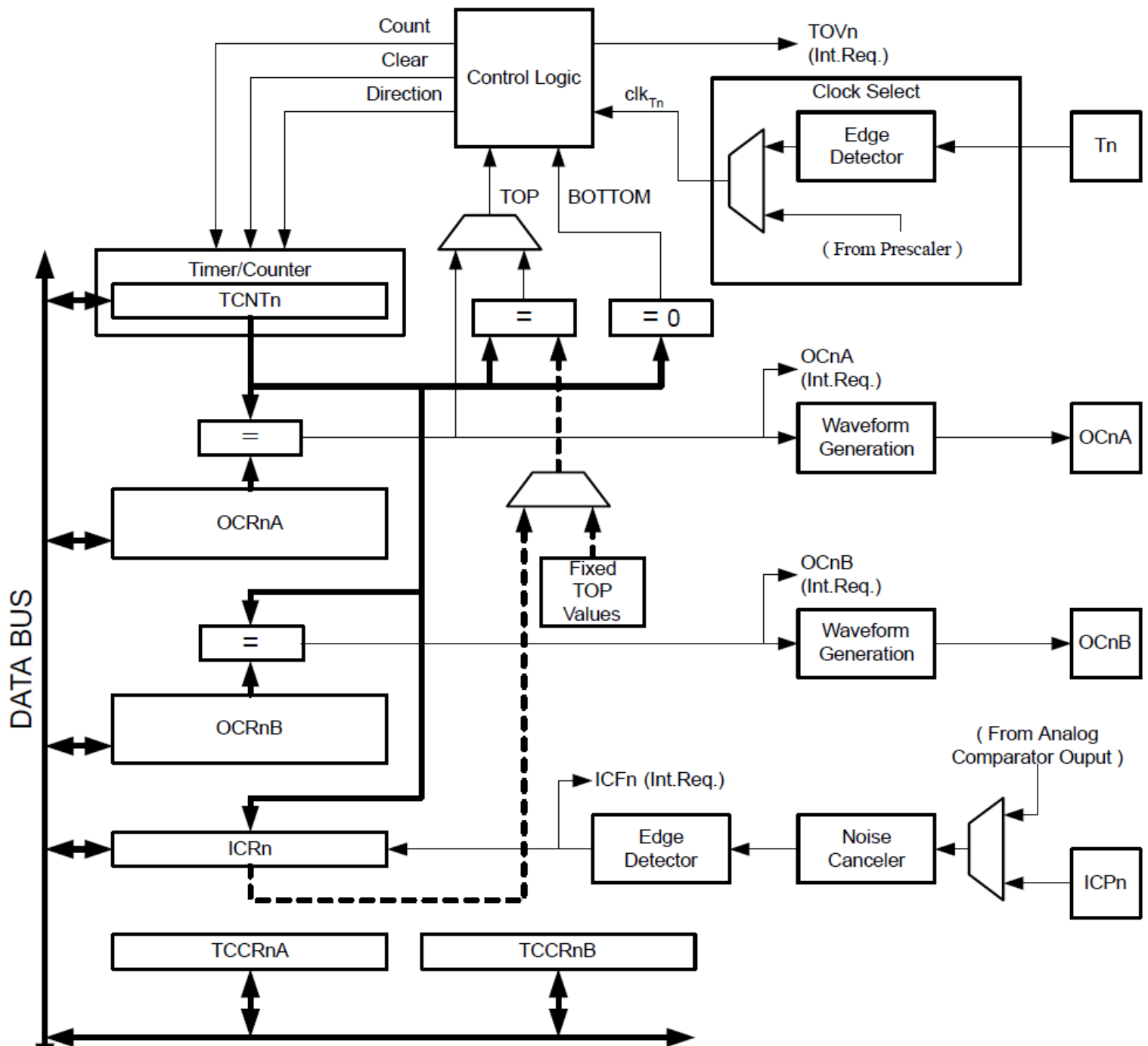
# Karakteristike TC1

- Dva nezavisna stepena za komparaciju
- PWM (Pulse Width Modulator)
- Promenljiv PWM period
- Tri nezavisna izvora prekida

# TC1

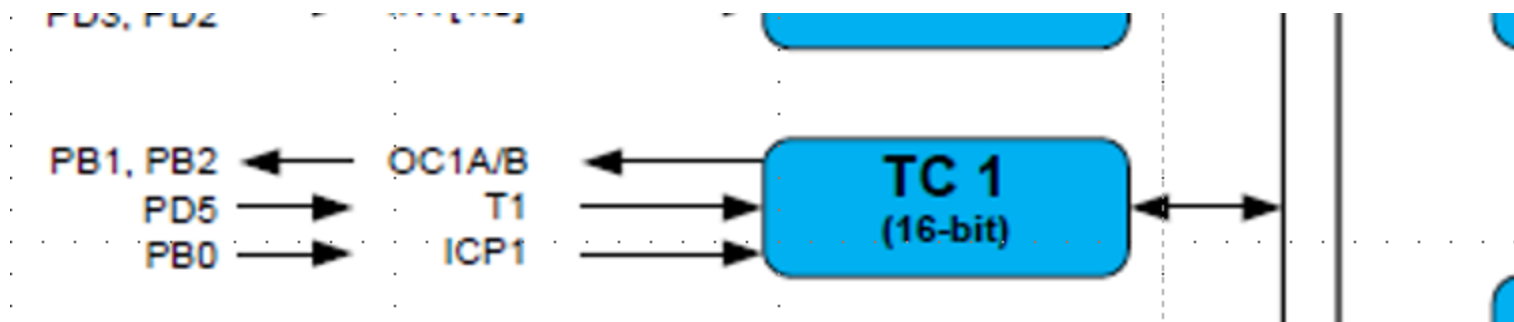
- TC1 broji impulse iz dva izvora impulsa:
  - **externi izvor** – signal generisan u okruženju mikrokontrolera i priključen na pin T0
  - **interni izvor** – signal iz generatora takta nakon deljenja u preskaleru

Figure 20-1. 16-bit Timer/Counter Block Diagram



# TC1

- Veza TC1 sa spoljnim okruženjem je preko pinova
  - PD5 (ulazni pin za impulse koji se vode u brojač)
  - PD5, PD6 (izlazni pinovi, PWM signali)

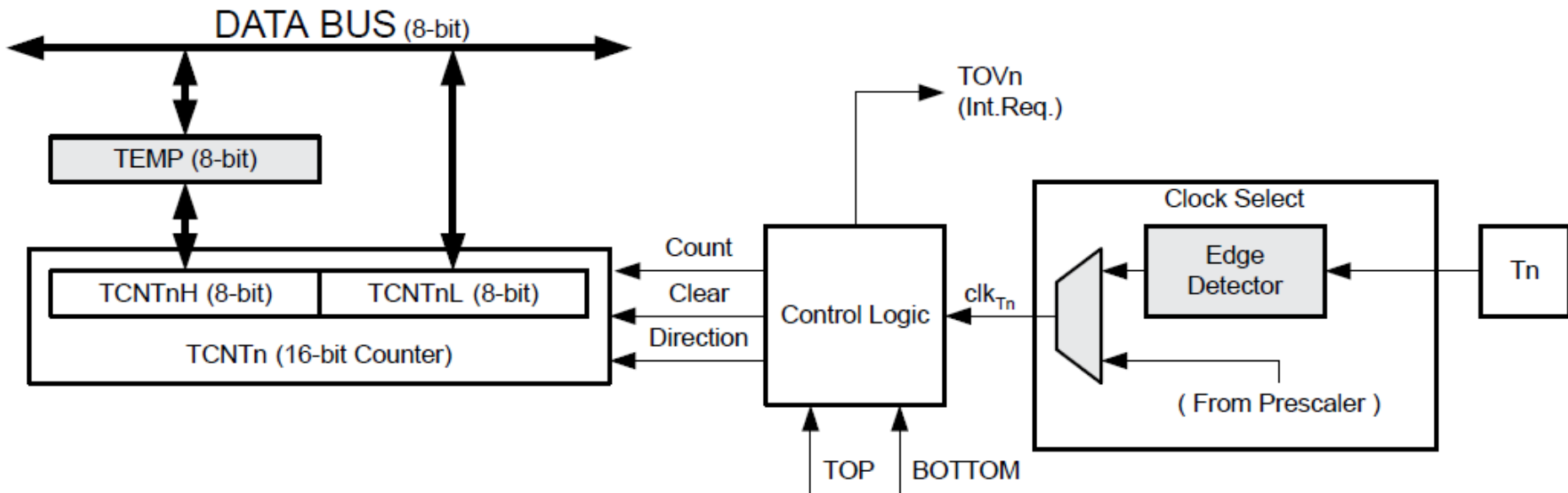




# TC1

- Sadržaj brojača TC1 (registar **TCNT1**) može da se čita ili upisuje preko magistrale podataka (DATA BUS)

Figure 20-2. Counter Unit Block Diagram



# TC1

- Registar **TCNT1** je 16-bitni.
- Sastoji se od dva 8-bitna registra
  - TCNT1H (viši bajt)
  - TCNT1L (niži bajt)
- CPU pristupa nižem bajtu direktno, dok višem bajtu pristupa indirektno (posredstvom TMP registra)
- TC1 je programibilni dvosmerni brojački stepen
- Blok **Control Logic** koordiniše (upravlja) radom brojača TC1.

# TC1 - Control Logic

- Interni kontrolni signali

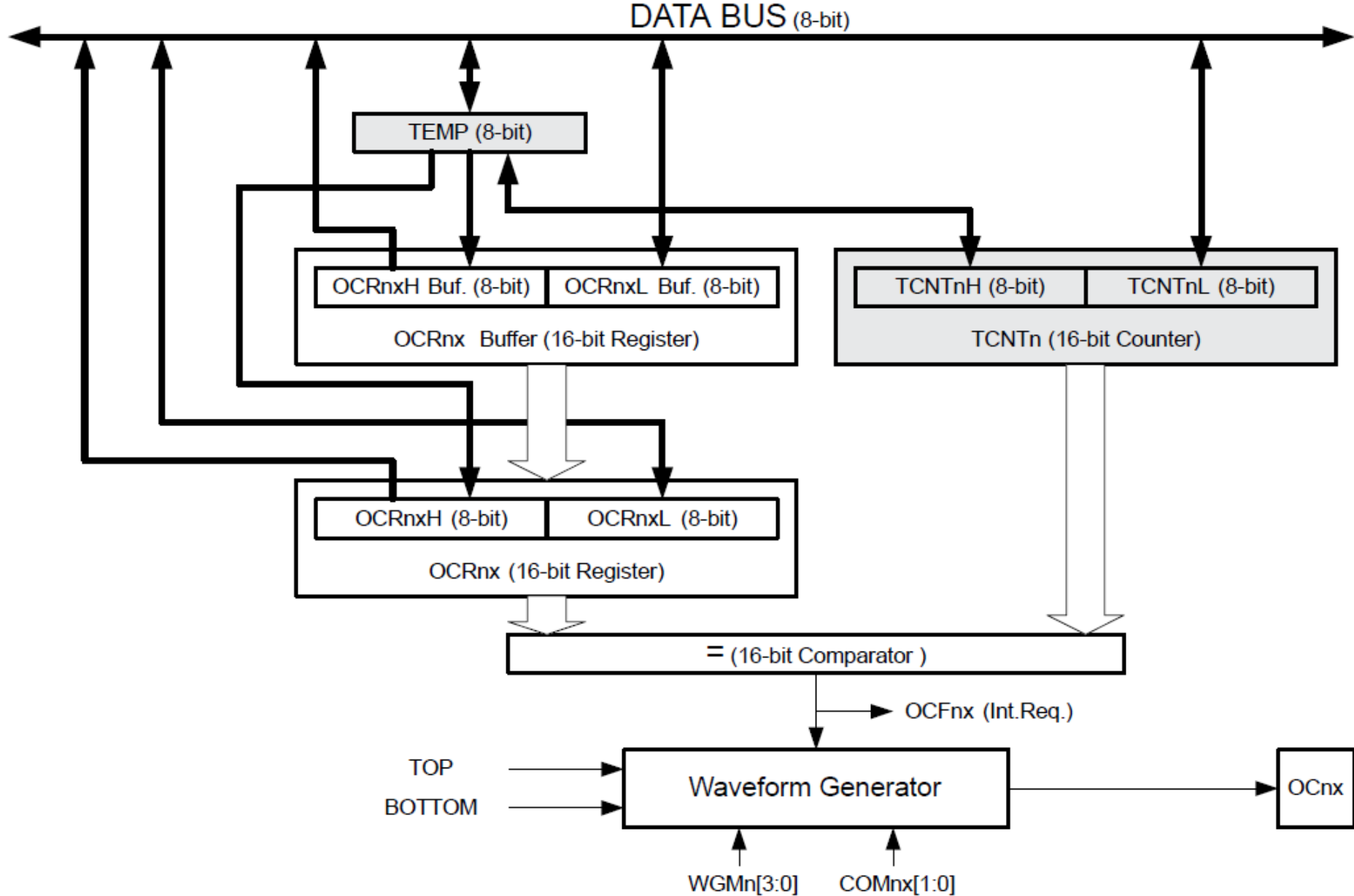
**Table 20-2. Signal description (internal signals)**

Signal Name	Description
Count	Increment or decrement TCNT1 by 1.
Direction	Select between increment and decrement.
Clear	Clear TCNT1 (set all bits to zero).
clk <sub>T1</sub>	Timer/Counter clock.
TOP	Signalize that TCNT1 has reached maximum value.
BOTTOM	Signalize that TCNT1 has reached minimum value (zero).

# TC1

- Nailazak svakog impulsa (clock signal) inkrementira ili dekrementira sadržaj brojača u zavisnosti od smera brojanja (direction)
- Takt signal **clk\_T1** dovodi se:
  - sa pina T1 (brojanje eksternog impulsa)
  - iz internog generatora takta (nakon deljenja u preskaleru)
- što je definisano u kontrolnom registru **TCCR1B**

# Upoređenje sadržaja TC1



# Komparacija

- 16-bitni komparator upoređuje sadržaj brojača TCNT1 sa sadržajima registara OCR1A i OCR1B.
- Sadržaji registara OCR1A i OCR1B upisuju se programski.
- Kada se detektuje jednakost sadržaja:
  - postavljaju se flegovi (**OC1A**, **OC1B**) sa zahtevom za odgovarajući prekid
  - daje se kontrolni signal blokovima Waveform generatorima koji generišu izlazni signale na pinovima **OC1B** i **OC1A** (PWM signali)

# Izvori prekida

- U slučaju da su odgovarajući prekidi dozvoljeni vrši se aktiviranje prekidnih programa saglasno Interrupt vector tabeli

11	0x0014	TIMER1_CAPT	Timer/Counter1 Capture Event
12	0x0016	TIMER1_COMPA	Timer/Counter1 Compare Match A
13	0x0018	TIMER1_COMPB	Timer/Counter1 Compare Match B
14	0x001A	TIMER1_OVF	Timer/Counter1 Overflow

# Kontrolni registri

- Rad TC1 programski se kontroliše (upravlja) postavljanjem log. 0 i log.1 u upravljačkim registrima.









# Dozvola/zabrana prekida

**Name:** TIMSK1

**Offset:** 0x6F

**Reset:** 0x00

**Property:** -

Bit	7	6	5	4	3	2	1	0
			ICIE			OCIEB	OCIEA	TOIE
Access			R/W			R/W	R/W	R/W
Reset			0			0	0	0

# Zahtevi prekida (flegovi)

**Name:** TIFR1

**Offset:** 0x36

**Reset:** 0x00

**Property:** When addressing as I/O Register: address offset is 0x16

Bit	7	6	5	4	3	2	1	0
			ICF			OCFB	OCFA	TOV
Access			R/W			R/W	R/W	R/W
Reset			0			0	0	0

# Primer programa

- Napisati program kojim se u brojac TC1 dovodi interni brojački niz impulsa, tako da aktivira prekid na svakuih 200 ms.

```
#include <avr/io.h>
#include <avr/interrupt.h>

int main(void)
{
    ICR1 = 0x30D3;

    TCCR1B |= (1 << WGM12);
    // Mode 4,

    TIMSK1 |= (1 << ICIE1);
    //Prekid se aktivira komparacijom

    TCCR1B |= (1 << CS12);
    // preskaler deli sa 256 i startuje brojac

    sei();
    // dozvola prekida

    while (1)
    {
        // aktivnosti u glavnom programu
    }
}

ISR (TIMER1_COMPA_vect)
{
    // aktivnost na svakih 200 ms
}
```

- **HVALA NA PAŽNJI**